



Point-One

Pole of innovative technology on nanoelectronics and embedded systems

MEMSLand

Cost Effective MEMS to Develop a Sustainable High Tech Business

Demonstrator 11

Large Area Micro Assembly / 1@1

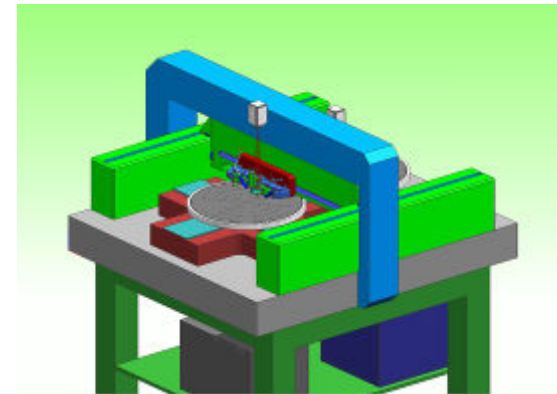
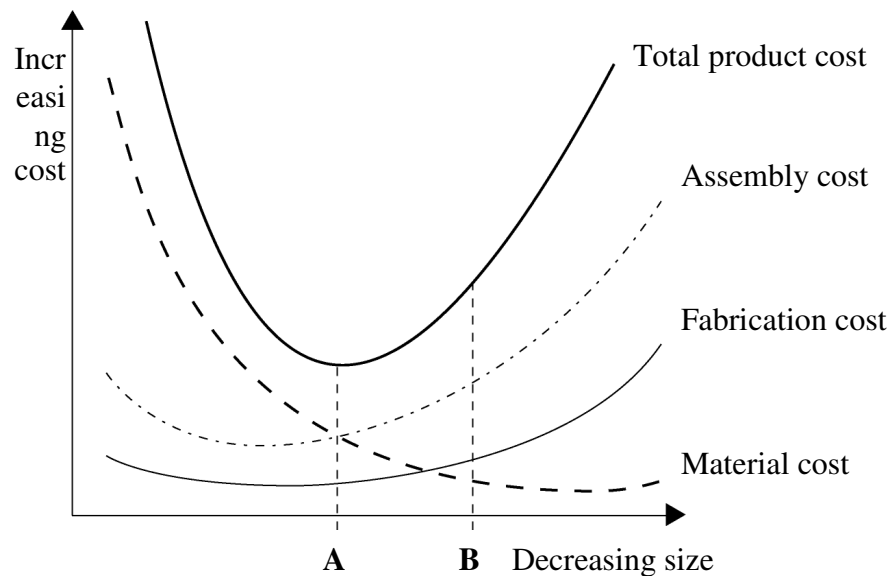


Jan Eite Bullema

Explanation business carrier / Demonstrator

In general MEMS Packaging Costs are estimated 75 -90%

Fast pick and place can bring packaging cost down to below 15% by reducing assembly costs [Bullema, COMS 2006]



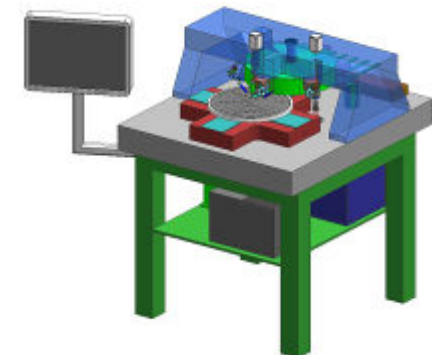
Applicability

High Speed Accurate Pick and Place is applicable in typical MEMS products.

1 @ 1 Pick and Place

- Lens Stack Mini Camera
- Capping of RF MEMS
- Stacking of SiP
- Bumping of Wafers
- 3D ASSM Modules
- TSV 3D Stacking

*Next Step in Nanotechnology:
Engines of the Future*

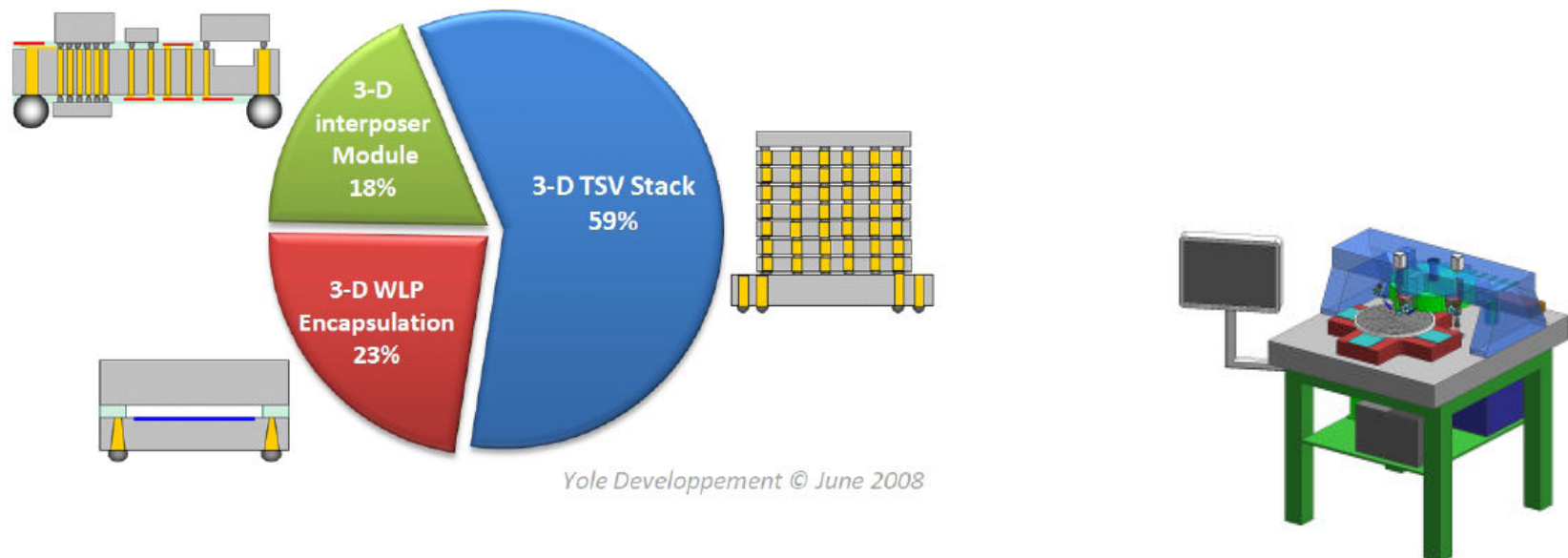


Applicability

High Speed Accurate Pick and Place is applicable in typical MEMS products.

2013 Forecast

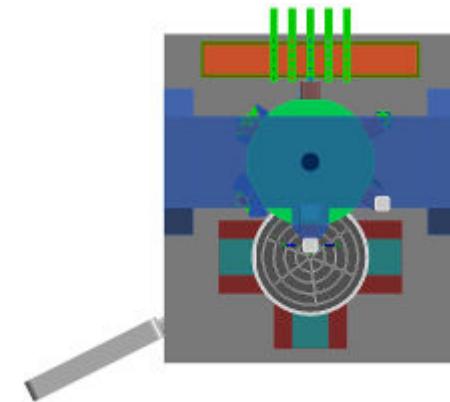
Breakdown per 3D-TSV Technology Platform



Activities in Workpackages

WP3. Much effort was spend on finding the Business Case for High Speed Pick and Place for stacking, capping and bumping of wafers especially the technical requirements.

Value Drivers	Year	Requirements	Equipment
Formfactor	2008	30 terminals/die Ø tsv 25 µm 3 layers	Existing solutions
Performance heterogeounous - PCB elimination - Functional blocks	2010	100 terminals/die Ø tsv 15 µm 3 layers die size (logic) 0.75 - 10 mm2 die size (wireless) 0.75 - 25 mm2 die size MPU: 144 mm2	Machine specs: (2012 production) # terminals 100 Ø tsv 10 µm # layers 8 chip size 0,25 - 250 mm2 ATP: 25 mm2 die thickness 50 µm cost/layer \$ 200,- KGD yes Via last After CMOS
Memory HDD flash	2012	100 terminals/die Ø tsv 5 - 10 µm 8 layers memory chip size: 20 - 250 mm2	Machine specs: (2016 production) # terminals 1000 Ø tsv 5 µm # layers 14 chip size 0,25 - 250 mm2 ATP: 25 mm2 die thickness 20 µm cost/layer \$ 150,- KGD yes Via first before CMOS
3D Design heterogeneous	2016	1000 terminals/die Ø tsv 2 - 5 µm 14 layers die size (logic) 0.25 - 16 mm2	



Cooperation between MEMSLand Partners

Discussion within MEMSLand to obtain specifications / direction:

IMEC - NL (Jo de Boeck)

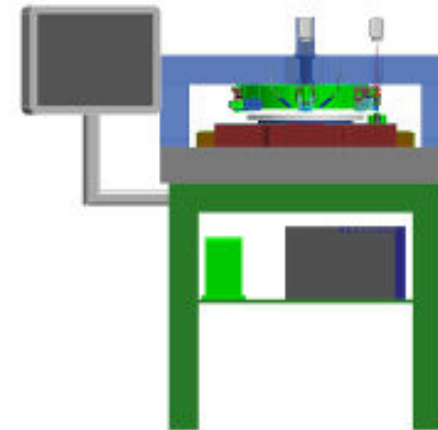
MA3 Solutions BV (Martin van Acht)

TU Delft (Marcel Tichem)

NXP - ITEC (Bas Verhelst)

NXP - (Eef Bagerman,
Nick Pulsford, Eric van de Riet)

Meetings at TNO and site-visits, invitation to the MEMSLand partners to join the initiative



Mobiel kleiner en krachtiger

TNO ontwerpt BSML, nieuw Nederlands broertje van chipmachinefabrikant ASML

Hans de Jongh
Eindhoven

FD 25/3.

Nederland krijgt versterking in de chipmachine-industrie. Naast huidige sterke bedrijven ASML en ASMI is er een nieuw Eindhovens initiatief in de maak: BSML. TNO werkt er aan.

De wereld van de chipmachine-fabrikanten bestaat uit twee delen: de front end en de back end, ofwel de voor- en de achterkant. Aan de voorkant worden de eigenlijke chips gemaakt. Dat gebeurt met verschillende machines waarvan de belangrijkste de zogeheten lithografiemachines zijn. Het gaat om apparaten van enkele tientallen miljoenen euro's per stuk.

De belangrijkste product van deze machines, die piepkleine elektronische circuits aanbrengen op siliciumplaten, is ASML. Met een jaaromzet van meer dan €3,8 mrd is ASML marktleider en laat rivalen als Nikon en Canon achter zich.

Volgens onderzoeksinstituut TNO moet zo'n Nederlandse toppositie ook mogelijk zijn in de back end van de markt. In dat deel worden chips als het ware verpakt voor gebruik in elektronische apparaten. Hier zijn Nederlandse bedrijven actief als ASMI en Besi. Het zijn ondernemingen die veel kleiner zijn dan ASML.

Dat kan volgens TNO veranderen. Het instituut voor toegepast natuurwetenschappelijk onderzoek ziet een snelgroeiende markt voor het stapelen van chips. MP3-spelers en mobiele telefoons kunnen hierdoor kleiner en krachtiger worden zonder dat er meer lijntjes op een vierkante centimeter silicium worden geperst.

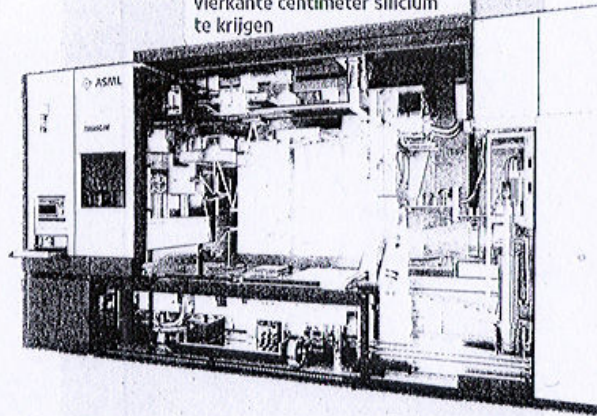
De markt vraagt om stapelen, maar er is nog geen machine die dit op grote schaal goed en relatief goedkoop kan. Hier liggen de kan-

Twee bedrijven, twee wegen

Hoe krijg ik meer elektronische slagkracht op een vierkante centimeter?

ASML

Tweedimensionale oplossing
Daaraan werkt ASML. Dit apparaat is de nieuwste machine van ASML. De machine zal op zijn vroegst volgend jaar op de markt komen. ASML probeert met elke nieuwe machine door verkleining meer elektronische circuits op een vierkante centimeter silicium te krijgen.



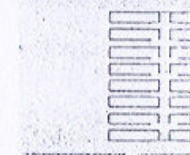
BSML

Driedimensionale oplossing
Hieraan wordt gewerkt in het BSML-project. Hierbij maak je de chips niet kleiner, maar ga je ze stapelen. Op de tekening is het resultaat te zien in een component zoals die te vinden zijn op de printplaat van een willekeurig elektronisch apparaat.

Bovenaanzicht



Uitvergroting stapeling van acht chips met tussenconnectoren



Zijaanzicht

Dit zijaanzicht van een elektronische component laat een stapel zien van twee chips, met rechts daarvan een stapel van acht chips.

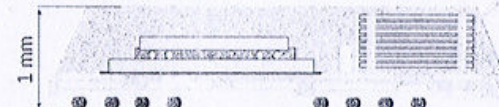


Foto ASML / Bron TNO © RL

sen voor de Nederlandse dwergen in de back end.

Het Franse technische onderzoeksbureau Yole schat dat er in 2012 een wereldwijde afzetmarkt voor stapelmachines zal zijn van €1,4 mrd. Om hiervan een graantje mee te nemen, werken TNO, ASMI, Besi en

bedrijven uit de micro-elektronica bij elkaar gebracht. Het project staat bekend als BSML, waarbij de B voor back end staat. Het idee is

dat BSML over een paar jaar met een industriële stapelmachine op de markt komt.

TNO is al met de ontwikkeling begonnen. Vorig jaar zijn zeven patenten aangevraagd voor enkele

atent- en de TNO bedrijven uit de micro-elektronica 'erdien- en', zegt Egbert-Jan Sol, directeur kennis van TNO Industrie in Eindhoven. 'De winst gaat naar de be-

drijven toe. Zodat ze weten dat ze in ieder geval nooit met lege handen komen te staan.'

In mei moet het cluster bedrijven een stappenplan hebben uitgewerkt voor de productie van een prototype. 'Het gaat erom dat we snel iets georganiseerd hebben. Want als wij het niet doen dan doen de Aziaten het wel', aldus Sol. 'De techneuten hebben we al en de ondernemers zijn er ook klaar voor, maar we missen financiers.'

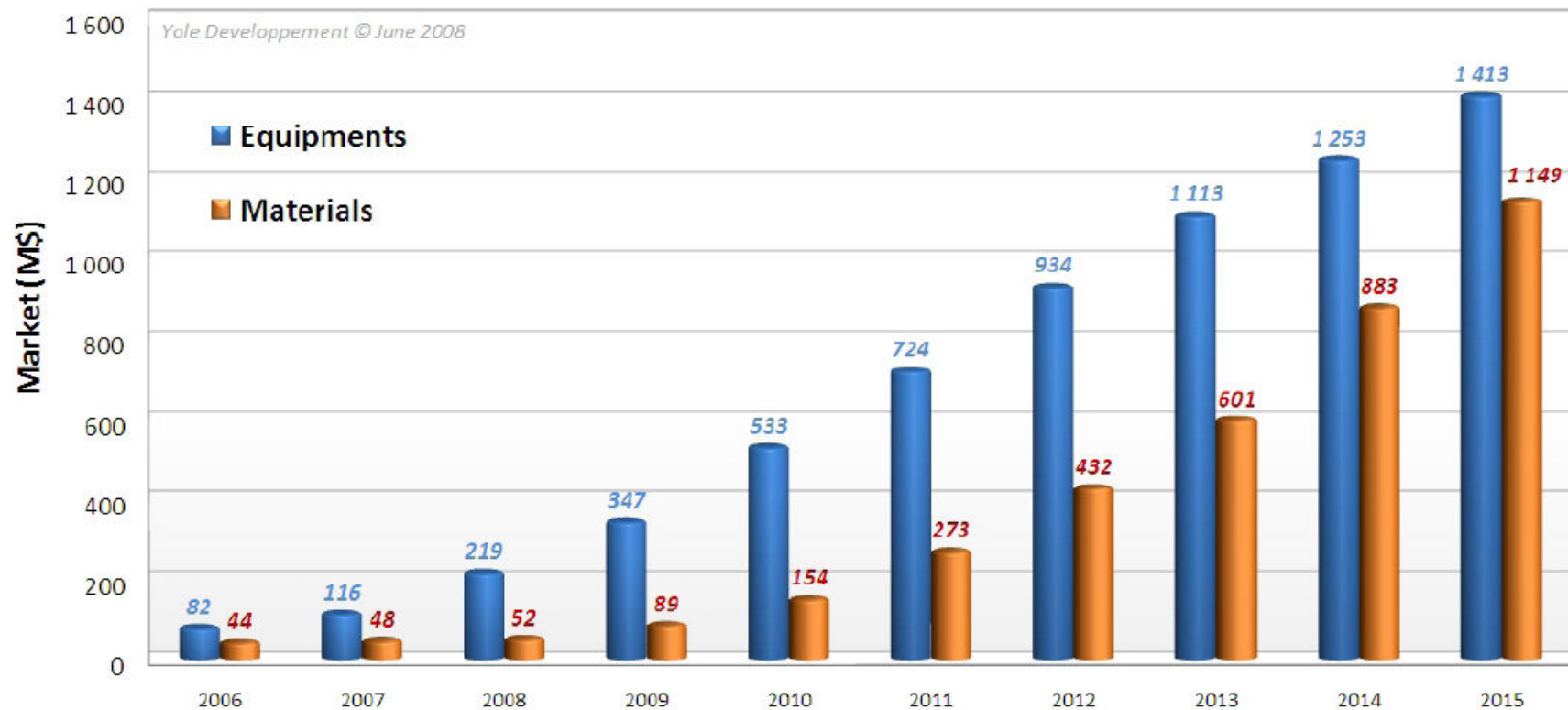
Sol ziet een rol weggelegd voor durfinvesteers. 'Ik kan me voorstellen dat een venture capitalist zegt: dit gaat een grote markt worden. Ik ga de sleutelspelers aan elkaar rijgen.' Maar het is ook denkbaar dat ASML als financier optreedt. Voor dit bedrijf is de back end misschien nu nog een vreemde tak, maar de verwachting is dat lithografiemachines en stapelmachines uiteindelijk gecombineerd zullen worden.

ers

Economic perspective

The market forecast for 3D Stacking Equipment is very promising

3D-TSV Equipments & Materials Market Forecasts (M\$)

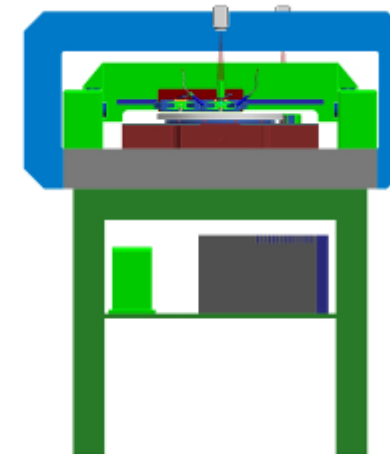


Exploitation plans

TNO as a Research Institute wants to develop technology enabling 3D stacking of Chips to Wafer at high accuracies and high speeds

Issues:

- Thin Die Handling
- High Speed Accurate Pick and Place, extending concepts
- Inspection and Cleaning
- Bonding / De bonding, interconnection technology



Exploitation plans

TNO as a Research Institute wants to develop technology enabling 3D stacking of Chips to Wafer at high accuracies and high speeds

3D-TSV wafer forecasts per Industry (*wspy*)

